

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

5-S. Stevens
je
12-05-01

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Toru UCHIDA, et al.**

Serial No.: **Not Yet Assigned**

Filed: **June 5, 2001**

For: **SEMICONDUCTOR PHOTODETECTION DEVICE AND FABRICATION PROCESS
THEREOF**



CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
Washington, D.C. 20231

June 5, 2001

Sir:

The benefit of the filing dates of the following prior foreign applications are hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2000-169448, filed June 6, 2000

Japanese Appln. No. 2000-301489, filed September 29, 2000

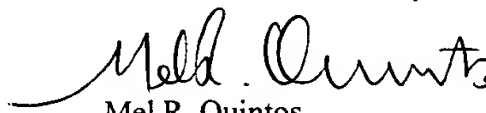
In support of these claims, the requisite certified copies of said original foreign applications are filed herewith.

It is requested that the file of these applications be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copies.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,
ARMSTRONG, WESTERMAN, HATTORI
MCLELAND & NAUGHTON, LLP

Atty. Docket No.: 010726
Suite 1000, 1725 K Street, N.W.
Washington, D.C. 20006
Tel: (202) 659-2930
Fax: (202) 887-0357
MRQ/ll


Mel R. Quintos
Reg. No. 31,898

PATENT OFFICE
JAPANESE GOVERNMENT

J1017 U.S. PTO
09/873264
06/05/01

This is to certify that the annexed is a true copy
of the following application as filed with this office.

Date of Application: June 6, 2000

Application Number: Japanese Patent Application
No. 2000-169448

Applicant(s) FUJITSU QUANTUM DEVICES LIMITED

April 20, 2001

Commissioner,
Patent Office

Kouzo Oikawa (Seal)

Certificate No.2001-3034278

日 本 国 特 許 庁
JAPAN PATENT OFFICE

J1017 U.S. PTO
09/873264
06/05/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 6月 6日

出 願 番 号

Application Number:

特願2000-169448

出 願 人

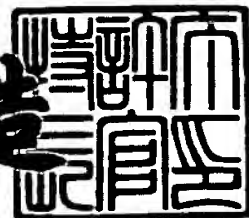
Applicant(s):

富士通カンタムデバイス株式会社

2001年 4月20日

特許庁長官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3034278

【書類名】 特許願

【整理番号】 0000422

【提出日】 平成12年 6月 6日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 H01L 31/10

【発明の名称】 半導体受光装置およびその製造方法

【請求項の数】 11

【発明者】

【住所又は居所】 山梨県中巨摩郡昭和町大字紙漉阿原 1 0 0 0 番地 富士
通カンタムデバイス株式会社内

【氏名】 穴山 親志

【発明者】

【住所又は居所】 山梨県中巨摩郡昭和町大字紙漉阿原 1 0 0 0 番地 富士
通カンタムデバイス株式会社内

【氏名】 内田 徹

【特許出願人】

【識別番号】 000154325

【氏名又は名称】 富士通カンタムデバイス株式会社

【代理人】

【識別番号】 100070150

【住所又は居所】 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデン
プレイスタワー32階

【弁理士】

【氏名又は名称】 伊東 忠彦

【電話番号】 03-5424-2511

【手数料の表示】

【予納台帳番号】 002989

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9806577

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体受光装置およびその製造方法

【特許請求の範囲】

【請求項 1】 第 1 の導電型の半導体基板と、
前記半導体基板上に設けられた受光層と、
前記受光層の一部に形成された第 2 の導電型の領域と、
前記受光層に対して、前記第 2 の導電型の領域を介して厚さ方向に電界を印加する電極手段とを備え、

前記受光層は、圧縮歪を蓄積し、所定波長の光を吸収する第 1 の半導体層と、
引っ張り歪を蓄積し、前記第 1 の半導体層よりも薄い第 2 の半導体層とを含み、
前記第 1 の半導体層と前記第 2 の半導体層とは、前記受光層中において交互に繰り返されることを特徴とする半導体受光装置。

【請求項 2】 前記第 1 の半導体層は、50 nm 以上の厚さを有することを特徴とする請求項 1 記載の半導体受光装置。

【請求項 3】 前記第 2 の半導体層は、前記第 1 の半導体層の厚さの $1/2$ 以下の厚さを有することを特徴とする請求項 2 記載の半導体受光装置。

【請求項 4】 前記第 1 の半導体層と前記第 2 の半導体層とは、いずれも三元化合物半導体よりなることを特徴とする請求項 1 記載の半導体受光装置。

【請求項 5】 前記基板は n 型 InP よりなり、前記第 1 および第 2 の半導体層は n 型 InGaAs よりなることを特徴とする請求項 1～4 のうち、いずれか一項記載の半導体受光装置。

【請求項 6】 前記第 1 の半導体層と前記第 2 の半導体層との間に、さらに前記第 1 の半導体層と前記第 2 の半導体層の中間のバンドギャップを与える組成の中間層を設けたことを特徴とする請求項 1～5 のうち、いずれか一項記載の半導体受光装置。

【請求項 7】 前記中間層は、前記第 1 の半導体層が前記第 2 の半導体層に接する界面のうち、前記第 2 の導電型の領域の側の界面に形成されることを特徴とする請求項 6 記載の半導体受光装置。

【請求項 8】 前記中間層は組成が前記第 1 の半導体層と前記第 2 の半導体

層との間において、膜厚方向に漸移的に変化することを特徴とする請求項 6 または 7 記載の半導体受光装置。

【請求項 9】 前記中間層は、前記第 2 の半導体層に接する側において引っ張り歪を蓄積し、前記第 1 の半導体層に接する側において圧縮歪を蓄積するように組成を変化させることを特徴とする請求項 8 記載の半導体受光装置。

【請求項 10】 半導体基板上に、前記基板とは格子定数の異なる三元化合物からなり圧縮歪を有する第 1 の半導体層と、前記基板とは格子定数の異なる三元化合物からなり引っ張り歪を有する第 2 の半導体層とを、成長ガスの供給を中断することなく、連続的に流量変化させることで交互に、繰り返し形成し、受光層を形成する工程と、

前記受光層上に、前記受光層の厚さ方向に電界を印加する電極を形成する工程とを含むことを特徴とする半導体受光装置の製造方法。

【請求項 11】 前記第 1 の半導体層と前記第 2 の半導体層とを形成する工程は、MOVPE 法を使い、有機金属原料の流量を連続的に変化させることにより、前記第 1 の半導体層と前記第 2 の半導体層とを交互に繰り返し形成する工程を含むことを特徴とする請求項 10 記載の半導体受光装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は一般に光半導体装置に係り、特に半導体受光装置およびその製造方法に関する。

【0002】

インターネットの急速な普及に伴い、光ファイバ通信回線の通信容量が逼迫している。このため、既存の光ファイバ通信回線を使いながら通信容量を増大させるため、単一の光ファイバ中に複数の異なった波長の光キャリアを伝搬させ、前記複数の光キャリアに、その波長に対応したチャネルの光信号を載せる、いわゆる波長多重化通信技術（WDM）が使われ始めている。

【0003】

最近では、前記光キャリアの波長帯域を 1620 nm 程度までの長波長側（い

わゆるLバンド)に拡張する試みが検討されている。これに伴い、1620nmの長波長帯域に感度を有する高速受光素子が必要とされている。

【0004】

【従来の技術】

図1は、従来の裏面入射型PINフォトダイオード20の構造を示す。

【0005】

図1を参照するに、PINフォトダイオード20はn型InP基板7上に構成されており、前記基板7上に形成された第1のn型InPバッファ層6と、前記バッファ層6上に形成された第2のn型InPバッファ層4と、前記n型InPバッファ層4上に形成されたn型InGaAs光受光層3と、前記受光層3上に形成されたn型InPクラッド層2と、さらに前記クラッド層2上に形成された非ドープInGaAsPコンタクト層1とを含み、前記第2バッファ層4、受光層3、クラッド層2およびコンタクト層1は、前記第1バッファ層6上においてメサ構造を形成する。前記メサ構造形成のため、前記第1バッファ層6と第2バッファ層4との間には、n型InGaAsPよりなるエッチングストッパ層5が挿入されている。

【0006】

さらに前記コンタクト層1とクラッド層2には、p型拡散領域8が形成されており、前記p型拡散領域8にコンタクトするようにp側電極9が、また前記メサ形成に伴い露出されたn型InGaAsPエッチングストッパ層5上にはn側電極10が形成されている。さらに、前記InP基板7の下側主面上には集光レンズ11が形成されている。

【0007】

かかる構成のPINフォトダイオード20では、前記InP基板7の下面に入射した入射光はレンズ11により前記p型拡散領域8とその下の受光層3との境界面近傍に集光され、その結果かかる境界面近傍の領域においてキャリアが励起され、前記受光層3は光吸収層として作用する。励起されたキャリアは、極性によりp側電極9あるいはn側電極10へと流れ、光電流に変換される。

【0008】

一般にこのようなPINフォトダイオード20では、光吸収効率を向上させるため、また結晶欠陥の発生を回避するために、前記InGaAs光吸収層3を約 $2\mu\text{m}$ の厚さに、InP基板7に対して格子整合するような組成で形成している。前記光吸収層3の厚さが $2\mu\text{m}$ 程度であれば、光吸収効率が向上する一方で、発生したキャリアの走行時間も問題にならず、従って光ファイバ通信回線で使われる10Gbit/秒程度の伝送速度に対応可能な高速応答性が確保される。

【0009】

【発明が解決しようとする課題】

図1の従来のPINフォトダイオード20では、前記InGaAs受光層がInP基板7に格子整合する必要があるため、バンドギャップが室温で1650nm程度になる。このため、図1の従来のPINフォトダイオード20は室温においては前記1620nmの長波長光信号の検出が十分に可能であるが、一方このような光ファイバ通信回線で使われるフォトダイオードは -40°C のような低温環境でも動作可能なことが要求される。

【0010】

しかし、図1のPINフォトダイオード20をこのような低温環境下で動作させると、前記受光層3のバンドギャップが拡大し、このため受光層3の光吸収効率は50%以下に低下してしまう。この問題を回避するために、前記受光層3中のIn組成を増やすことも考えられるが、その場合には前記InP基板7との格子整合が成立しなくなり、受光層3を光吸収に好適な $2\mu\text{m}$ の厚さに形成しようとすると、欠陥が発生してしまうのが避けられない。欠陥が発生すると、リーク電流が増大し、受光装置の暗電流が増加する。一般に、結晶欠陥の発生を回避するためには前記受光層3の歪量を0.1%以下に抑制する必要がある。一方、こうすると前記低温環境下におけるバンドギャップの拡大を十分に補償することができない。

【0011】

これに対し、従来より特開平7-74381号公報あるいは特開昭62-35682号公報に、受光層3を光吸収層と、前記光吸収層に隣接して設けられ、逆歪（今の場合は引っ張り歪）を蓄積した歪補償層とにより構成し、圧縮歪を受け

る光吸収層 3 と引っ張り歪を有する歪補償層とで、受光層全体として基板 7 から作用する応力を相殺する構成が提案されている。かかる構成によれば、前記光吸収層 3 と歪補償層とを交互に繰り返し形成することにより、前記光吸収層 3 に対して十分な層膜厚を確保することができる。例えば前記特開平 7 - 7 4 3 8 1 号公報には、図 2 に示すように、引っ張り歪を蓄積した $\text{In}_{0.53-x}\text{Ga}_{0.53+x}\text{P}$ 層 2 1 a と圧縮歪を蓄積した $\text{In}_{0.53+x}\text{Ga}_{0.53-x}\text{P}$ 層 2 1 b とを繰り返し積層した超格子構造を有する光吸収層 2 1 が開示されている。図 2 の例では、前記光吸収層 2 1 は下側の n 型 InP コンタクト層 2 2 と上側の p 型 InP コンタクト層 2 3 との間に挟持される。また、前記特開昭 6 2 - 3 5 6 8 2 号公報では、 GaAs 基板を使い、厚さが 10nm の GaAs 層と厚さが 10nm の AlGaAs 層とを交互に積層して光吸収層を形成する構成が開示されている。

【0012】

しかし、これら従来の構造では、受光層中における正味の光吸収層の膜厚が、歪補償層を含んだ受光層全体の膜厚の $1/2$ にしかならず、このため正味の光吸収層に対して十分な膜厚を確保しようとする、前記超格子構造の繰り返し回数を増加させる必要があるが、このような構成では受光層全体の膜厚が過大になり、キャリアの走行時間が増大してしまう。このため、このような従来の構成の歪超格子受光装置では PIN フォトダイオードに特徴的な高速応答特性が損なわれる問題点が生じていた。

【0013】

そこで、本発明は上記の課題を解決した半導体受光装置を提供する。

【0014】

【課題を解決するための手段】

本発明は上記の課題を、第 1 の導電型の半導体基板と、前記半導体基板上に設けられた受光層と、前記受光層の一部に形成された第 2 の導電型の領域と、前記光吸収層に対して前記第 2 の導電型の領域を介して厚さ方向に電界を印加する電極手段とを備え、前記受光層は、圧縮歪を蓄積し、所定波長の光を吸収する第 1 の半導体層と、引っ張り歪を蓄積し、前記第 1 の半導体層よりも薄い第 2 の半導体層とを含み、前記第 1 の半導体層と前記第 2 の半導体層とは、前記受光層中に

において交互に繰り返されることを特徴とする半導体受光装置により解決する。

【 0 0 1 5 】

前記半導体受光装置において、前記第 1 の半導体層の厚さを 5 0 n m 以上とするのが好ましい。また前記第 2 の半導体層は、前記第 1 の半導体層の厚さの $1/2$ 以下の厚さを有するのが好ましい。また前記第 1 の半導体層と前記第 2 の半導体層とは、いずれも三元化合物半導体よりなるのが好ましい。例えば、前記基板を n 型 I n P とし、前記第 1 および第 2 の半導体層を I n G a A s としてもよい。さらに前記第 1 の半導体層と前記第 2 の半導体層との間に、さらに前記第 1 の半導体層と前記第 2 の半導体層の中間のバンドギャップを与える組成の中間層を設けるのが好ましい。かかる中間層は、前記第 1 の半導体層の界面のうち、前記第 2 の導電型の領域の側の界面に形成するのが好ましい。またその際、前記中間層は組成が前記第 1 の半導体層と前記第 2 の半導体層との間において、漸移的に変化させてもよい。この場合、前記中間層の組成を、前記第 2 の半導体層との界面において引っ張り歪を蓄積し、前記第 1 の半導体層との界面において圧縮歪を蓄積するように変化させるのが好ましい。

【 0 0 1 6 】

さらに本発明は上記の課題を、半導体基板上に、前記基板とは格子定数の異なる三元化合物からなり圧縮歪を有する第 1 の半導体層と、前記基板とは格子定数の異なる三元化合物からなり引っ張り歪を有する第 2 の半導体層とを、成長ガスを切り替えることなく連続的に流量変化させることで交互に、繰り返し形成し、受光層を形成する工程と、前記受光層上に、前記受光層の厚さ方向に電界を印加する電極を形成する工程とを含むことを特徴とする半導体受光装置の製造方法により解決する。

【 0 0 1 7 】

前記半導体受光装置の製造方法において、前記第 1 の半導体層と前記第 2 の半導体層とを形成する工程は、MOVPE 法を使い、有機金属原料の流量を連続的に変化させることにより、前記第 1 の半導体層と前記第 2 の半導体層とを交互に繰り返し形成するのが好ましい。

[作用]

本発明によれば、光吸収層と歪補償層をと交互に積層した超格子構造の受光層を有する半導体受光装置において、第1の半導体層、すなわち圧縮歪を有する光吸収層の膜厚を、第2の半導体層、すなわち引っ張り歪を有する歪補償層の膜厚よりも大きく設定し、同時に前記歪補償層中の引っ張り歪量を光吸収層中の圧縮歪量よりも増大させることにより、受光層全体の厚さを減少すると同時に受光層中における光吸収層の正味の膜厚を大きくすることができ、その結果長波長側に感度を有する高速受光装置を実現することが可能になる。その際、このような歪補償層中の歪量を増大させた構造では、光吸収層と歪補償層との間のバンドギャップ差が増大し、量子シフトにより光吸収層の吸収波長域が短波長側にシフトしてしまう可能性があるため、本発明では前記光吸収層の厚さを、量子シフトがほとんど生じない50 nm以上の厚さに設定する。かかる構成により、1620 nm帯の光検出を、広い温度環境下で安定して行うことが可能になる。また前記受光層中の光吸収層の合計膜厚を1 μ m以上にすることが可能である。

【0018】

さらに、本発明では光吸収層と歪補償層との間のバンドギャップ差に起因して、光吸収層と歪補償層との界面近傍にキャリアがせき止められる現象を解消するため、前記光吸収層と歪補償層との間に、中間的なバンドギャップを有する中間層を介在させる。かかる中間層を設けることにより、前記界面におけるキャリア蓄積に起因する光電流、特にホール電流の減少が回避され、またキャリア溜りによるキャパシタンスが減少する。このため、優れた高速応答特性が確保される。かかる中間層は、ホールが蓄積しやすい、前記光吸収層が歪補償層と接する界面のうち、p型領域が形成されている側の界面に形成するのが特に効果的である。前記中間層は、バンドギャップが漸移的に変化するように、厚さ方向に組成が漸移的に変化するものであってもよい。その際、前記中間層の組成を、歪補償層との界面において引っ張り歪が蓄積され、光吸収層との界面において圧縮歪が蓄積されるように変化させることにより、移動度の小さいホール電流がせき止められる問題が効果的に軽減され、優れた応答特性が確保される。

【0019】

さらに本発明によれば、前記光吸収層と歪補償層とが、MOVPE法により、

連続して、中断することなく形成されるため、ヘテロ界面において生じがちなCやSi等の界面パイルアップの問題が生じることがなく、結晶性の良好な光吸収層が得られる。

【0020】

本発明の半導体受光装置において、前記受光層を1 μ m以上の膜厚に形成することにより、1620nm帯のような長波長帯域に感度を有し、高速光信号（例として10Gbit/秒程度）に対して十分な応答特性を有する半導体受光装置が得られる。

【0021】

【発明の実施の形態】

〔第1実施例〕

図3は、本発明の第1実施例による半導体受光装置30の構成を示す。ただし図3中、先に図1で説明した部分に対応する部分には同一の参照符号を付し、説明を省略する。

【0022】

図3を参照するに、本実施例の半導体受光装置30は先に図1で説明した従来の前記半導体受光装置20と同様な構成を有するが、前記受光層30が、厚さが10nmで+0.4%の圧縮歪を蓄積したInGaAsよりなる光吸収層3aと厚さが6.7nmで-0.6%の引っ張り歪を蓄積したInGaAsよりなる歪補償層3bとを繰り返し、100周期にわたり積層した超格子構造により置き換えられている。

【0023】

より具体的に説明すると、図1の構造において、前記n型InP基板7上に前記第1のInPバッファ層6と、InGaAsPエッチングストップ層5と、第2のInPバッファ層4と、InGaAs受光層3と、InPクラッド層2と、InGaAsPコンタクト層1とが、基板温度を600°CとしたMOVPE法により、V族原料とIII族原料の供給比率を200倍に設定して、順次形成される。

【0024】

図示の例では、前記第1のInPバッファ層6は約50nmの厚さに形成され、Siにより $2 \times 10^{17} \text{ cm}^{-3}$ の濃度でn型にドーピングされる。また前記InGaAsPエッチングストッパ層5は約10nmの厚さに形成され、Siにより $1 \times 10^{18} \text{ cm}^{-3}$ の濃度でn型にドーピングされる。さらに前記エッチングストッパ層5上のInPバッファ層4は約50nmの厚さに形成され、Siにより $2 \times 10^{17} \text{ cm}^{-3}$ の濃度でn型にドーピングされる。

【0025】

前記InPバッファ層4が形成された後、前記バッファ層4上にはSiドーパントと共にTMIn, TMGaおよびAsH₃をそれぞれIn, Ga, AsのMOVPE原料として供給し、Si濃度が $1 \times 10^{15} \text{ cm}^{-3}$ 程度で組成がIn_{0.59}Ga_{0.41}Asで表される第1の半導体層を前記光吸収層3aとして、またSi濃度が同じく $1 \times 10^{15} \text{ cm}^{-3}$ 程度で組成がIn_{0.44}Ga_{0.56}Asで表される半導体層を前記歪補償層3bとして、それぞれ10nmおよび6.7nmの厚さで100周期にわたり繰り返し堆積し、受光層3を形成する。先にも記載したように、このようにして形成された光吸収層3aは+0.4%の圧縮歪を蓄積するのに対し、歪補償層3bは-0.6%の引っ張り歪を蓄積し、歪量と膜厚の積は、前記光吸収層3aと歪補償層3bとでほぼ等しくなっている。このため、前記受光層3全体としては歪は補償されている。

【0026】

さらに、このようにして形成された受光層3上に、Siにより $5 \times 10^{15} \text{ cm}^{-3}$ の濃度でn型にドーピングされたInPクラッド層8を約1μmの厚さに形成し、さらにその上にPL波長が1.3μmの非ドーピングInGaAsP層1を形成する。

【0027】

さらに前記InGaAsPコンタクト層1とその下のInPクラッド層2中に、Mgの拡散工程により前記p型拡散領域を、径が約20μmで深さが約1μmの円形形状となるように形成し、前記化合物半導体層1~4を前記InGaAsP層5をエッチングストッパとしてエッチングすることにより、前記InGaAsPエッチングストッパ層5上に前記メサ構造が形成される。

【 0 0 2 8 】

最後に前記 I n P 基板 7 の下面に集光レンズ 1 1 を形成し、前記 P 側電極 8 および n 側電極 1 0 を形成する。

【 0 0 2 9 】

このようにして形成された受光装置 3 0 では、前記光吸収層 3 a は I n 組成が大きいとバンドギャップが狭まり、 -40°C の低温環境下においても所望の 1 6 2 0 n m 帯の長波長光を効果的に吸収する。その際、前記光吸収層 3 a は I n 組成が大きいことに起因して圧縮歪を蓄積するが、前記光吸収層 3 a に隣接して設けられた I n 組成が小さく引っ張り歪を蓄積する歪補償層 3 b が前記圧縮歪を補償し、その結果前記光吸収層 3 a と歪補償層 3 b とよりなる構造単位を 1 0 0 周期繰り返しても、前記光吸収層 3 a 中に欠陥が形成されることはない。

【 0 0 3 0 】

その際、先にも説明したように本実施例では、前記歪補償層 3 b の厚さを前記光吸収層 3 a の厚さよりも小さく設定し、さらに前記光吸収層 3 a 中の圧縮歪と膜厚の積が、前記歪補償層 3 b 中の引っ張り歪と膜厚の積にほぼ等しくなるように、前記歪補償層 3 b 中の引っ張り歪量を増加させる。かかる構成によれば、受光層 3 中において光吸収に寄与しない歪補償層 3 b の膜厚分が減少するため受光層 3 自体の全厚が減少し、入射光により励起された電子とホールがそれぞれの電極に光電流として到達する際の電流路が短縮される。換言すると、本実施例の半導体受光装置 3 0 は、光ファイバ通信回線で使われる 1 0 G b i t / 秒の高速光信号を検出するのに十分な、優れた高速応答特性を有する。

【 0 0 3 1 】

図 3 の受光層 3 0 を形成する際には、先に説明した T M I n 等の I n 原料、T M G a 等の G a 原料および A s H₃ 等の A s 原料を連続的に供給し、T M I n および T M G a の割合を変化させることにより光吸収層 3 a と歪補償層 3 b を形成するのが好ましい。このようにすることで結晶成長が層 3 a, 3 b の界面で中断されることがなくなり、層 3 a と層 3 b の間のヘテロ界面に C や S i 等のパイルアップするのが回避され、結晶性の良好な受光層 3 0 が得られる。

〔第 2 実施例〕

図 4 は、本発明の第 2 実施例による半導体受光装置 4 0 の構成を示す。ただし図 4 中、先に説明した部分に対応する部分には同一の参照符号を付し、説明を省略する。

【 0 0 3 2 】

図 4 を参照するに、本実施例では前記光吸収層 3 a の厚さを 5 0 n m、あるいはそれ以上に設定し、これに伴い前記歪補償層 3 b の厚さも 1 6 . 7 n m あるいはそれ以上に設定する。ただし本実施例では、前記光吸収層 3 a および歪補償層 3 b 中の歪量は、歪量と膜厚の積が等しくなるように、それぞれ + 0 . 2 % (圧縮歪) および - 0 . 6 % (引っ張り歪) とされている。前記光吸収層 3 a の厚さが増大した分、超格子構造中における層 3 a および層 3 b の繰り返し回数は先の実施例の場合に比べて減少しており、本実施例では 2 0 周期となっている。

【 0 0 3 3 】

図 3 の構成においては前記光吸収層 3 a は、層 3 a の厚さが 1 0 n m 程度であるため量子井戸を形成する可能性があるが、本実施例によれば、前記光吸収層 3 a の厚さが 5 0 n m と先の実施例よりも大きくなっているため、前記光吸収層 3 a 中に量子井戸が形成されることはない。量子井戸が形成されないため、前記光吸収層 3 a 中に量子準位が生じることもなく、このため前記光吸収層 3 a の吸収波長域が量子シフトにより短波長側にずれる問題は生じない。

〔第 3 実施例〕

図 5 は本発明の第 3 実施例による半導体受光装置 5 0 の構成を示す。ただし図 5 中、先に説明した部分には同一の参照符号を付し、説明を省略する。

【 0 0 3 4 】

図 5 を参照するに、半導体受光装置 5 0 は先に説明した半導体受光装置 4 0 に似た構成を有するが、本実施例では前記受光層 3 中において、歪補償層 3 b に隣接する光吸収層 3 a の界面のうち、基板 7 と反対の側、すなわち p 型拡散領域 8 の側の界面に、光吸収層 3 a と歪補償層 3 b の中間的なバンドギャップを有する n 型 I n G a A s よりなる中間層 3 c を挿入する。かかる中間層 3 c としては、

例えば無歪組成の InGaAs を使ってもよい。

【0035】

先の実施例では、受光層 3 中において光吸収層 3 a と歪補償層 3 b とを交互に積層した場合、全体として歪補償はなされるが、前記光吸収層 3 a と歪補償層 3 b との界面にバンドギャップ差は依然として存在する。このようなバンドギャップ差は前記層 3 a, 3 b を横切って移動するキャリアをせき止めるように働き、その結果層 3 a と層 3 b の界面に沿って、キャリアが蓄積してしまう問題が生じることがある。このようなキャリアのせき止めは、特に移動度の小さいホール電流において顕著で、半導体受光装置の高速応答性が損なわれる原因となる。

【0036】

そこで本発明では、下側が光吸収層 3 a で上側が歪補償層 3 b となる界面に前記中間層 3 c を挿入し、層 3 a と層 3 b との間のバンドギャップ差を緩和する。また、かかる中間層 3 c を、図 5 に示すように上側の歪補償層 3 b に接する側において引っ張り歪を生じ、下側の光吸収層 3 a に接する側において圧縮歪を生じるように、 In および Ga 組成を膜厚方向に漸移的に変化させたグレーデッド組成層とし、多層構造としてもよい。

【0037】

さらに、図示は省略するが、このような中間層 3 c を、下側が歪補償層 3 b で上側が光吸収層 3 a となる界面に挿入してもよい。このような構成によれば、電子電流が層 3 a と層 3 b との間の界面でせき止められる問題が軽減される。この場合には、前記中間層 3 c の組成を、上側の光吸収層 3 a に接する側において圧縮歪を生じ、下側の歪補償層 3 b に接する側において引っ張り歪を生じるように、 In および Ga 組成を膜厚方向に漸移的に変化させるのが好ましい。

【0038】

以上、本発明を好ましい実施例について説明したが、本発明はかかる特定の実施例に限定されるものではなく、特許請求の範囲に記載した要旨内において、様々な変形・変更が可能である。

【0039】

【発明の効果】

本発明によれば、1620nm帯域に感度を有する高速半導体受光装置を実現することができる。

【図面の簡単な説明】

【図1】

従来の半導体受光装置の構成を示す図である。

【図2】

従来の半導体受光装置の一部を示す図である。

【図3】

本発明の第1実施例による半導体受光装置の一部を示す図である。

【図4】

本発明の第2実施例による半導体受光装置の一部を示す図である。

【図5】

本発明の第3実施例による半導体受光装置の一部を示す図である。

【符号の説明】

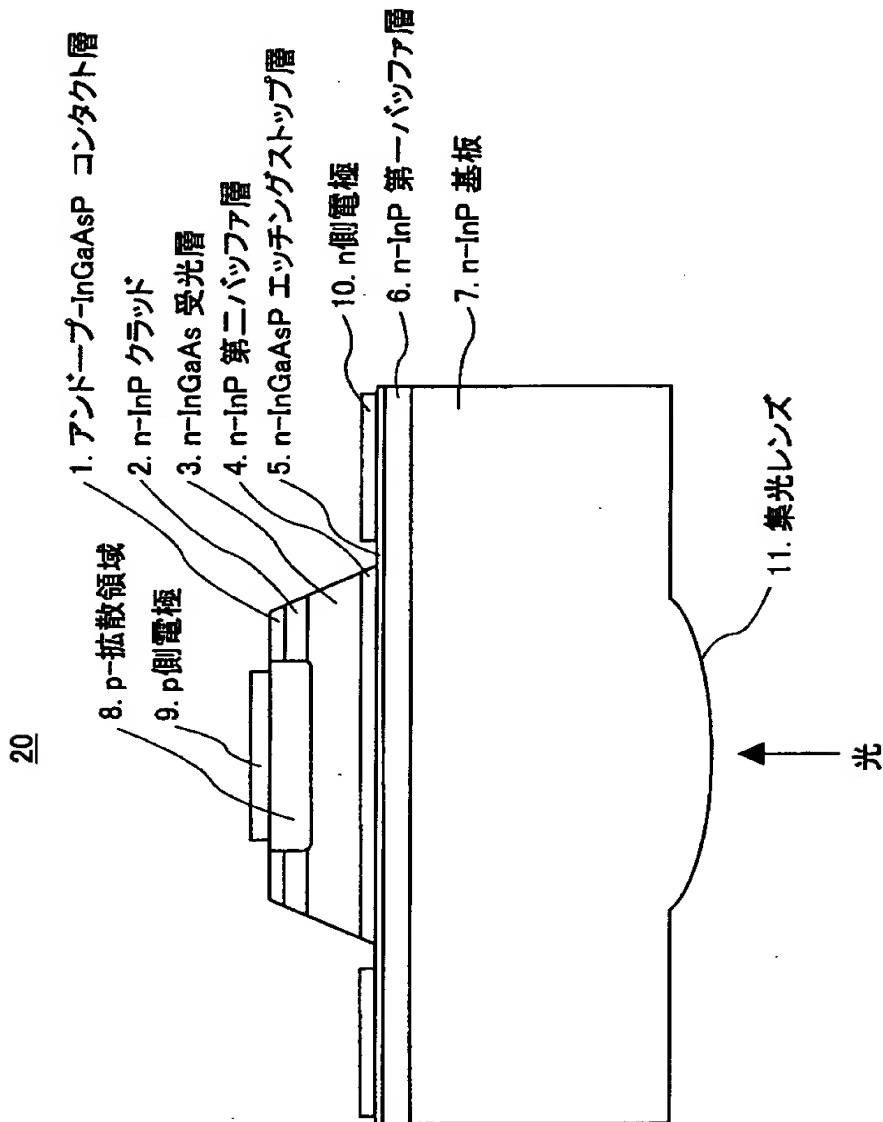
- 1、21、23 コンタクト層
- 2 クラッド層
- 3、21 受光層
 - 3a 光吸収層
 - 3b 歪補償層
 - 3c 中間層
- 4 第2バッファ層
- 5 エッチングストッパ層
- 6 第1バッファ層
- 7 基板
- 8 p型拡散領域
- 9 p側電極
- 10 n側電極
- 11 集光レンズ
- 20、30、40、50 半導体受光装置

【書類名】

図面

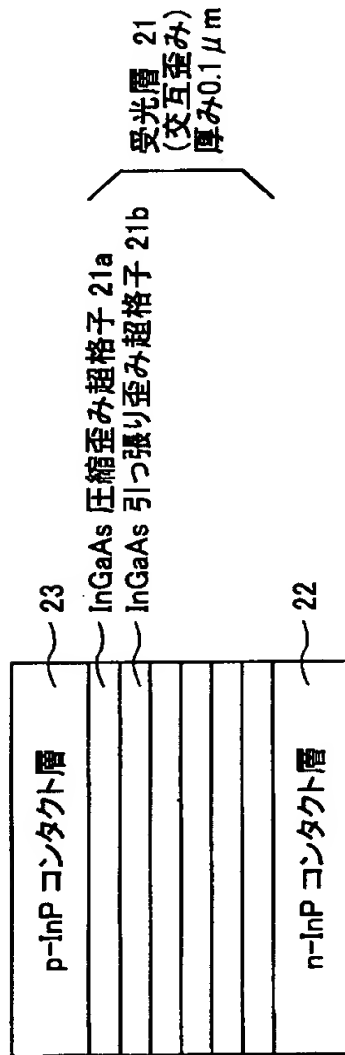
【図 1】

従来の半導体受光装置の構成を示す図



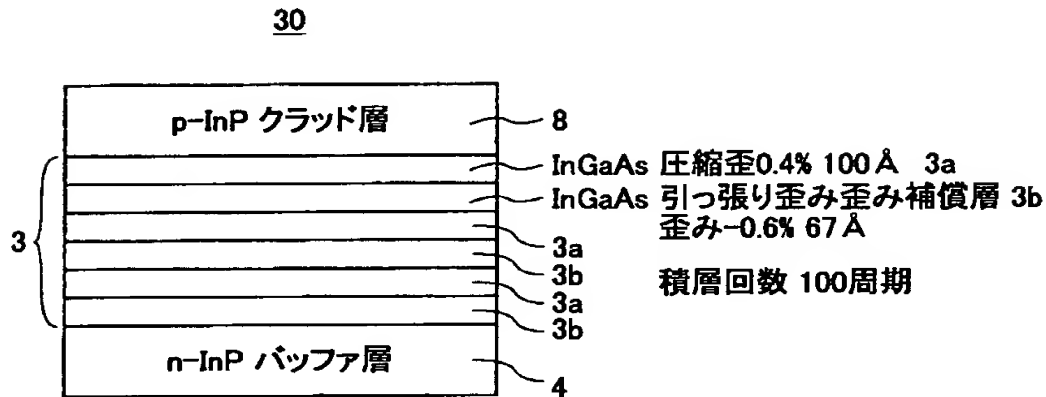
【図 2】

従来の半導体受光装置の一部を示す図



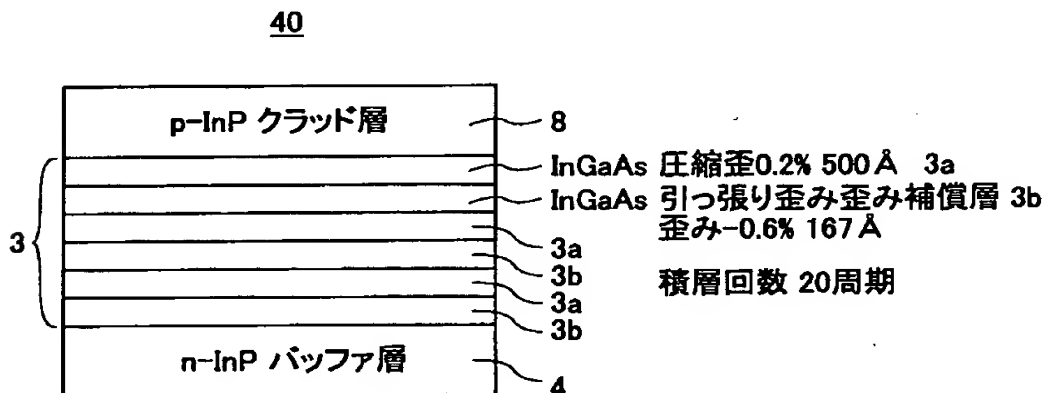
【図 3】

本発明の第 1 実施例による半導体受光装置の一部を示す図



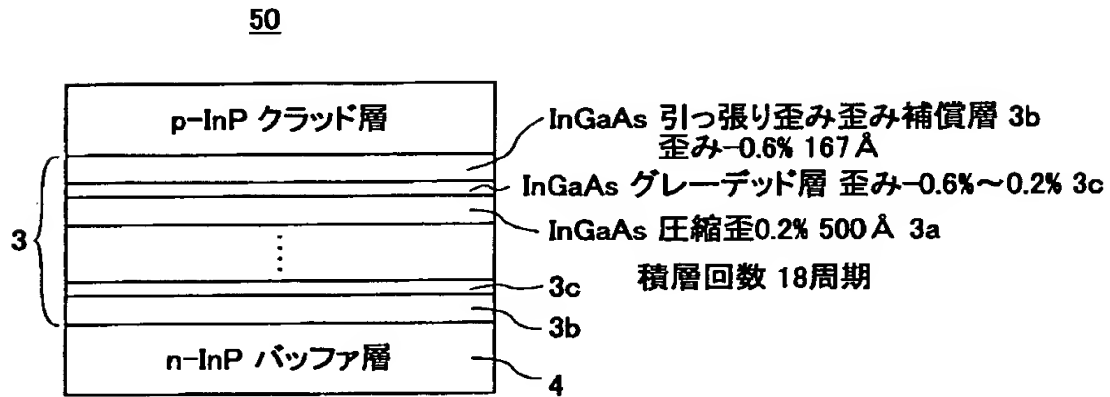
【図 4】

本発明の第 2 実施例による半導体受光装置の一部を示す図



【図 5】

本発明の第 3 実施例による半導体受光装置の一部を示す図



【書類名】 要約書

【要約】

【課題】 広い動作温度環境において 1 6 2 0 n m 帯に感度を有する高速半導体受光装置を提供する。

【解決手段】 受光装置中の受光層を、圧縮歪を蓄積し 1 6 2 0 n m 帯の波長を吸収する光吸収層と、引っ張り歪を蓄積した歪補償層とを交互に積層した超格子構造とし、その際前記歪補償層の厚さを前記光吸収層の厚さよりも小さく設定する。

【選択図】 図 3

出 願 人 履 歴 情 報

・ 識別番号 [000154325]

1. 変更年月日 1992年 4月 6日

[変更理由] 名称変更

住 所 山梨県中巨摩郡昭和町大字紙漉阿原1000番地

氏 名 富士通カンタムデバイス株式会社